

Основы организации транспьютеров

Курсы лекций «ЭВМ и периферийные
устройства»

Факультатив

Лектор - доцент, к.т.н.

Кузьмин Александр Александрович

Введение

Транспьютер (transputer = transfer (передатчик) + computer (вычислитель)) является элементом построения многопроцессорных систем, выполненном на одном кристалле СБИС. На рис.1,а показана самая обобщённая структурная схема транспьютера. Он включает средства для выполнения вычислений (центральный процессор, АЛУ для операций с плавающей запятой, память на кристалле объемом от 2-х до 4-х Кбайт) и 4 канала для связи с другими транспьютерами и внешними устройствами. Встроенный интерфейс позволяет подключать внешнюю память объемом до 4 Гбайт.

Для образования транспьютерных систем требуемого размера каналы различных транспьютеров могут соединяться непосредственно (рис.1, б, в) или через коммутаторы типа координатный переключатель на 32 входа и выхода, который обеспечивает одновременно 16 пар связей (рис.1, г). Такие переключатели могут настраиваться программно или вручную и входят в комплект транспьютерных СБИС.

Размер транспьютерных систем не ограничен, а структура системы может быть сетевой, иерархической или смешанной.

Организация применения транспьютеров основана на языке Оккам (Occam), разработанном под руководством Хоара (C.A.R. Hoar) в 1984 году. Основой языка являются: средства описания параллелизма выполняемых процессов; средства описания межпроцессорного обмена данными; средства описания размещения процессов по единицам оборудования.

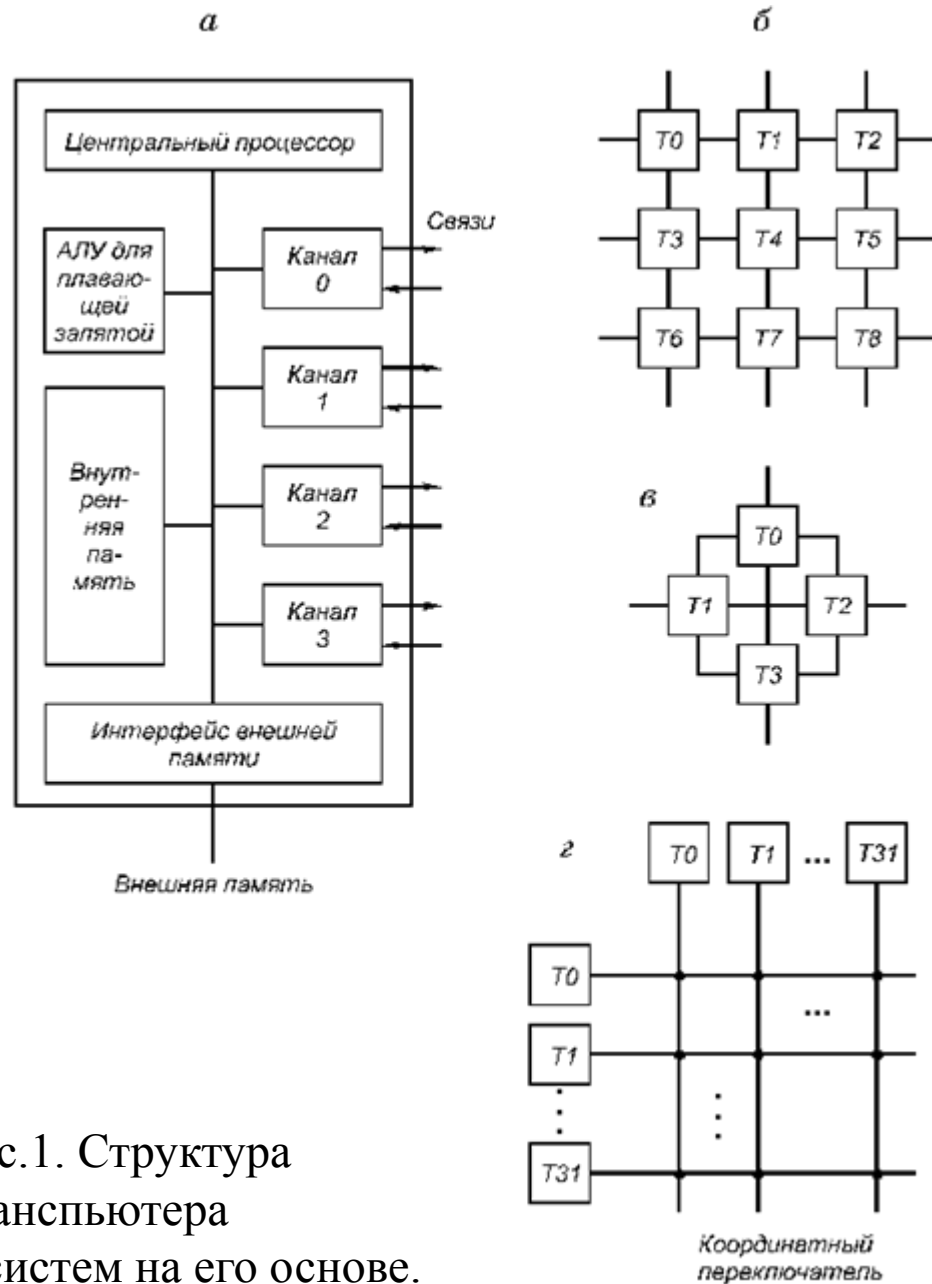


Рис.1. Структура транспьютера и систем на его основе.

Особенности структуры и функционирования транспьютера

Каждый канал транспьютера физически состоит из двух одноразрядных каналов: один - для работы в прямом, другой - для работы в обратном направлении. Обозначаются каналы link.in и link.out. Один канал транспьютера соответствует двум каналам языка Оккам. Поскольку каждый канал транспьютера имеет автономное управление, то все каналы могут работать независимо друг от друга и от процессоров транспьютера.

АЛУ транспьютера, а значит, и система команд строятся по стековому принципу. На рис.2. представлена регистровая структура центрального процессора.

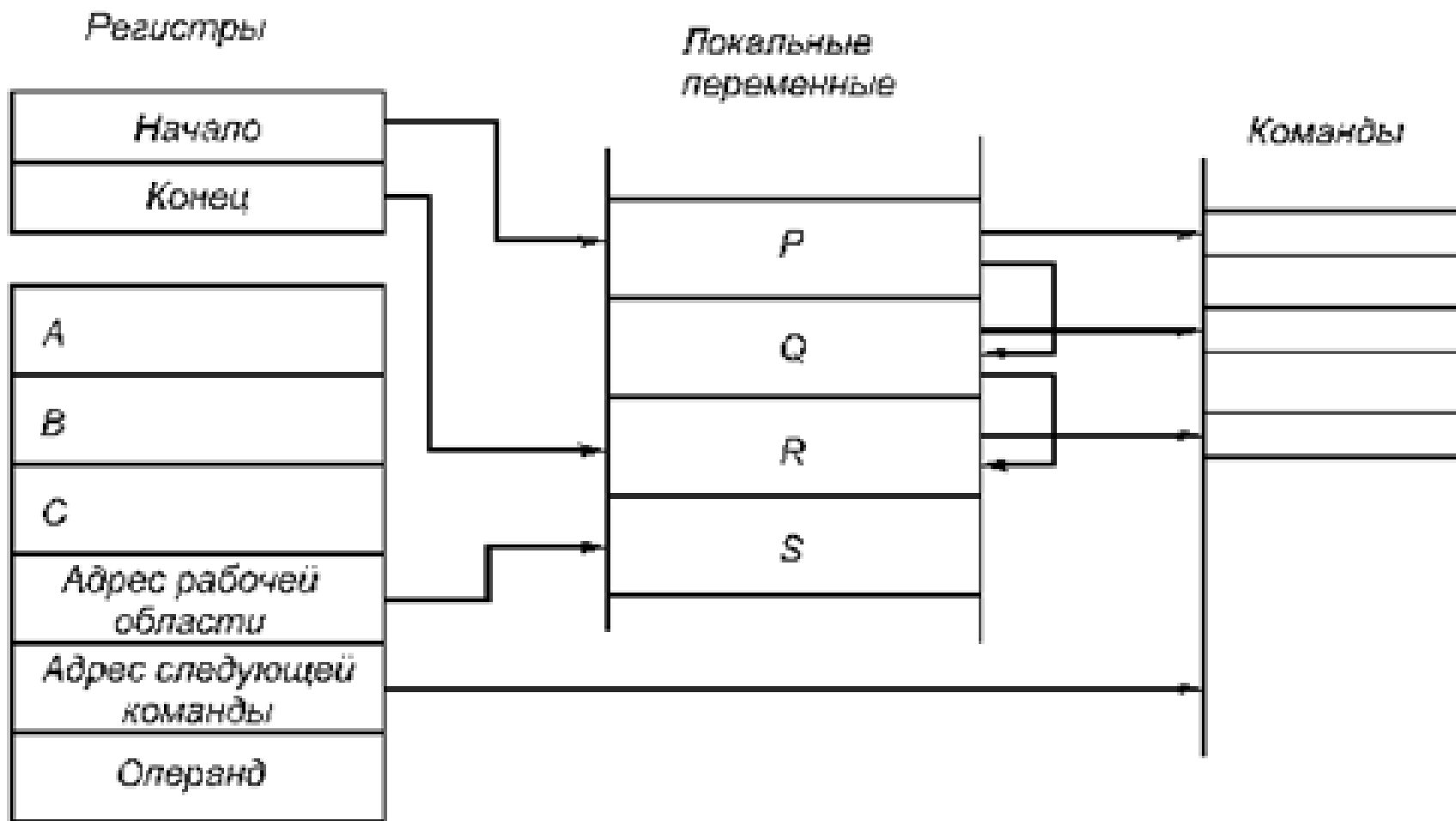


Рис.2. Обработка параллельных процессов.

В ЦП используются 6 регистров по 32 разряда каждый:

- указатель рабочей области для локальных переменных программы;
- указатель следующей команды;
- регистр операндов, в котором формируются операнды и команды;
- *A*, *B* и *C* - регистры, образующие вычислительный стек.

В вычислительном стеке выполняются не только арифметические и логические операции, но и команды планирования параллельных процессов и коммуникаций, в него записываются параметры при вызове процедур и др.

Наличие вычислительного стека устраняет необходимость задания в командах явного указания регистра. Например, команда *ADD* складывает значения из регистров *A* и *B*, помещает результат в *A* и копирует *C* в *B*. Поэтому большинство команд транспьютера (70-80%) являются однобайтовыми.

В транспьютере, кроме вычислительного стека ЦП для целочисленной арифметики, имеется стек для работы над данными с плавающей запятой с регистрами *AF*, *BF*, *CF*.

Список команд транспьютера включает более 100 команд. Они делятся на две группы: с прямой адресацией (один байт) и с косвенной адресацией (два или более байтов).

Транспьютер может одновременно обрабатывать любое число параллельных процессов. Он имеет специальный планировщик, который производит распределение времени между процессами. В любой момент времени параллельные процессы делятся на два класса: активные процессы (выполняются или готовы к выполнению) и неактивные процессы (ожидают ввода-вывода или определенного времени).

Активные процессы, ожидающие выполнения, помещаются в планировочный список. Планировочный список является связным списком рабочих областей этих активных процессов в памяти и задается значениями двух регистров, один из которых указывает на первый процесс в списке, а другой - на последний. Состояние процесса, готового к выполнению, сохраняется в его рабочей области. Состояние определяется двумя словами - текущим значением указателя инструкций и указателем на рабочую область следующего процесса в планировочном списке. В ситуации, изображенной на рис. 2., имеется четыре активных процесса, причем процесс S выполняется, а процессы P , Q и R ожидают выполнения в планировочном списке.

Команда транспьютера *start process* создает новый активный процесс, добавляя его в конец планировочного списка. Перед выполнением этой команды в *A*-регистр вычислительного стека должен быть загружен указатель инструкций этого процесса, а в *B*-регистр - указатель его рабочей области. Команда *start process* позволяет новому параллельному процессу выполняться вместе с другими процессами, которые транспьютер обрабатывает в данное время.

Команда *end process* завершает текущий процесс, убирая его из планировочного списка. В Оккаме конструкция PAR - параллельного запуска процессов может закончиться только тогда, когда завершатся все ее компоненты параллельного процесса. Каждая команда *start process* увеличивает их число, а *end process* уменьшает. В транспьютере предусмотрен специальный механизм учета числа незавершившихся компонент данной параллельной конструкции (необходимо учитывать как активные, так и неактивные процессы).

При обработке параллельных процессов на самом деле присутствует не один, а два планировочных списка - список высокого приоритета и список низкого приоритета. Процессы с низким приоритетом могут выполняться только тогда, когда список высокого приоритета пуст, что должно быть его нормальным состоянием. Процессы с высоким приоритетом обычно вводятся для обеспечения отклика системы на них в реальном времени.

Коммуникации между параллельными процессами осуществляются через каналы. Для организации этого обмена используются команды транспьютера "*input message*" и "*output message*". Эти команды используют адрес канала, чтобы установить, является он внутренним (в том же транспьютере) или внешним. Внутренний канал реализуется одним словом памяти, а обмен осуществляется путем пересылок между рабочими областями этих процессов в памяти транспьютера.

Несмотря на принципиальные различия в реализации внутренних и внешних каналов команды обмена одинаковы и различаются только адресами. Это позволяет осуществить компиляцию процедур безотносительно к способу реализации каналов, а следовательно, и к конфигурации вычислительной системы.

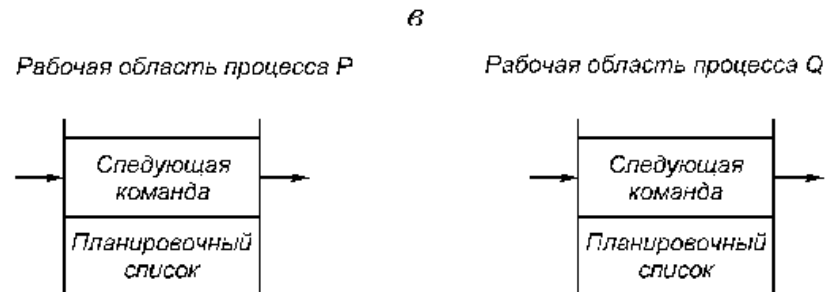
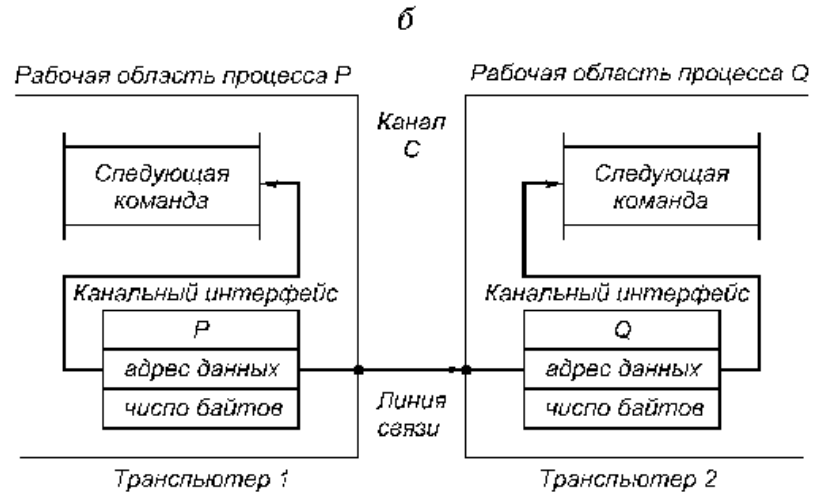
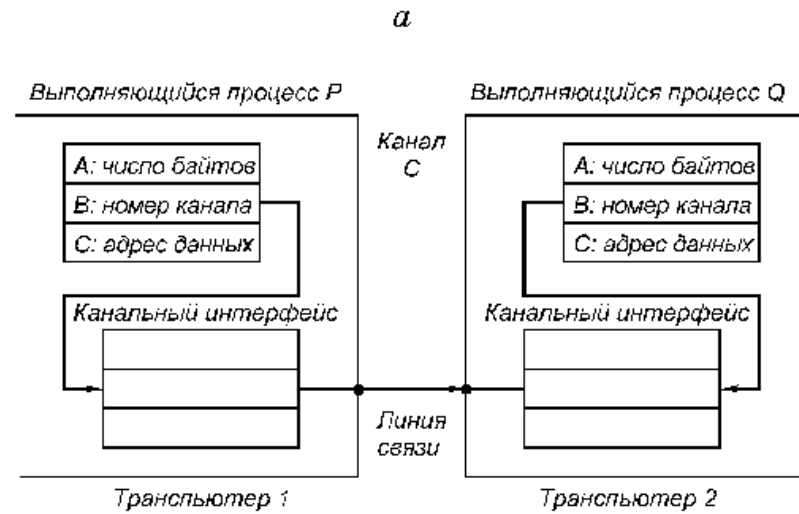
Организация пересылки данных по внешнему каналу

Команда пересылки направляет автономному каналному интерфейсу задание на передачу данных и приостанавливает выполнение процесса. После окончания передачи данных каналный интерфейс помещает этот процесс в планировочный список. Во время обмена по внешнему каналу оба обменивающихся процесса становятся неактивными. Это позволяет транспьютеру продолжать обработку других процессов во время пересылки через более медленные внешние каналы.

Каждый каналный интерфейс использует три регистра, в которые загружаются: указатель на рабочую область процесса, адрес пересылаемых данных и количество пересылаемых байтов.

Далее в примере процессы P и Q , которые выполняются на различных транспьютерах, обмениваются данными по внешнему каналу C , реализованному в виде линии связи, соединяющей эти два транспьютера (рис. 3).

Рис. 3. Пересылка данных по внешнему каналу



Пусть P передает данные, а Q принимает (рис. 3, а). Когда процесс P выполняет команду `output message`, регистры канального интерфейса транспьютера, на котором выполняется P , инициализируются, а процесс P прерывается и становится неактивным. Аналогичные действия происходят в другом транспьютере при выполнении процессом Q команды `input message` (рис. 3, б).

Когда оба канальных интерфейса инициализированы, происходит копирование данных по межтранспьютерной линии связи. После этого процессы P и Q становятся активными и возвращаются в свои планировочные списки (рис. 3, в).

Для пересылки данных используется простой протокол, не зависящий от разрядности транспьютера, что позволяет соединять транспьютеры разных типов.

Сообщения передаются в виде отдельных пакетов, каждый из которых содержит один байт данных, поэтому наличие буфера в один байт в принимающем транспьютере является достаточным для исключения потерь при пересылках.

После отправления пакета данных транспьютер ожидает получения пакета подтверждения от принимающего транспьютера. Пакет подтверждения показывает, что процесс-получатель готов принять этот байт и что канал принимающего транспьютера может начать прием следующего байта.

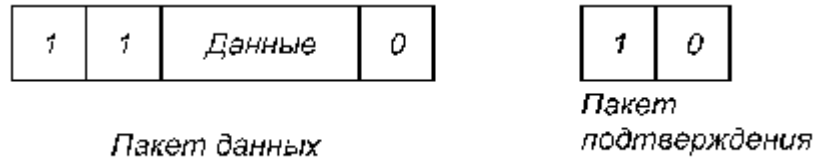


Рис. 4. Форматы пакетов данных и пакетов подтверждения

Протокол передачи пакета данных позволяет отсылать пакет подтверждения, как только транспьютер идентифицировал начало пакета данных. Подтверждение может быть получено передающим транспьютером еще до завершения передачи всего пакета данных, и поэтому пересылка данных может быть непрерывной, то есть без пауз между пакетами.

В последних модификациях транспьютеров для упрощения программирования и увеличения пропускной способности физических каналов связи используется процессор виртуальных каналов VCP (Virtual Chanel Processor). VCP позволяет использовать на этапе программирования неограниченное число виртуальных каналов.

Краткий обзор и характеристика существующих БИС транспьютеров

Транспьютеры выпускаются фирмой INMOS, начиная с 1985 года. За исключением транспьютера T212, который имеет только две связи и 16-разрядные АЛУ, все остальные типы транспьютеров имеют 4 связи и 32 или 64-разрядные АЛУ.

Система команд транспьютеров относится к классу CISC.

В комплект транспьютерных наборов входят вспомогательные кристаллы: IMS C011, C012 - для связи с ПЭВМ, коммутаторы C004, C104, ряд контроллеров.

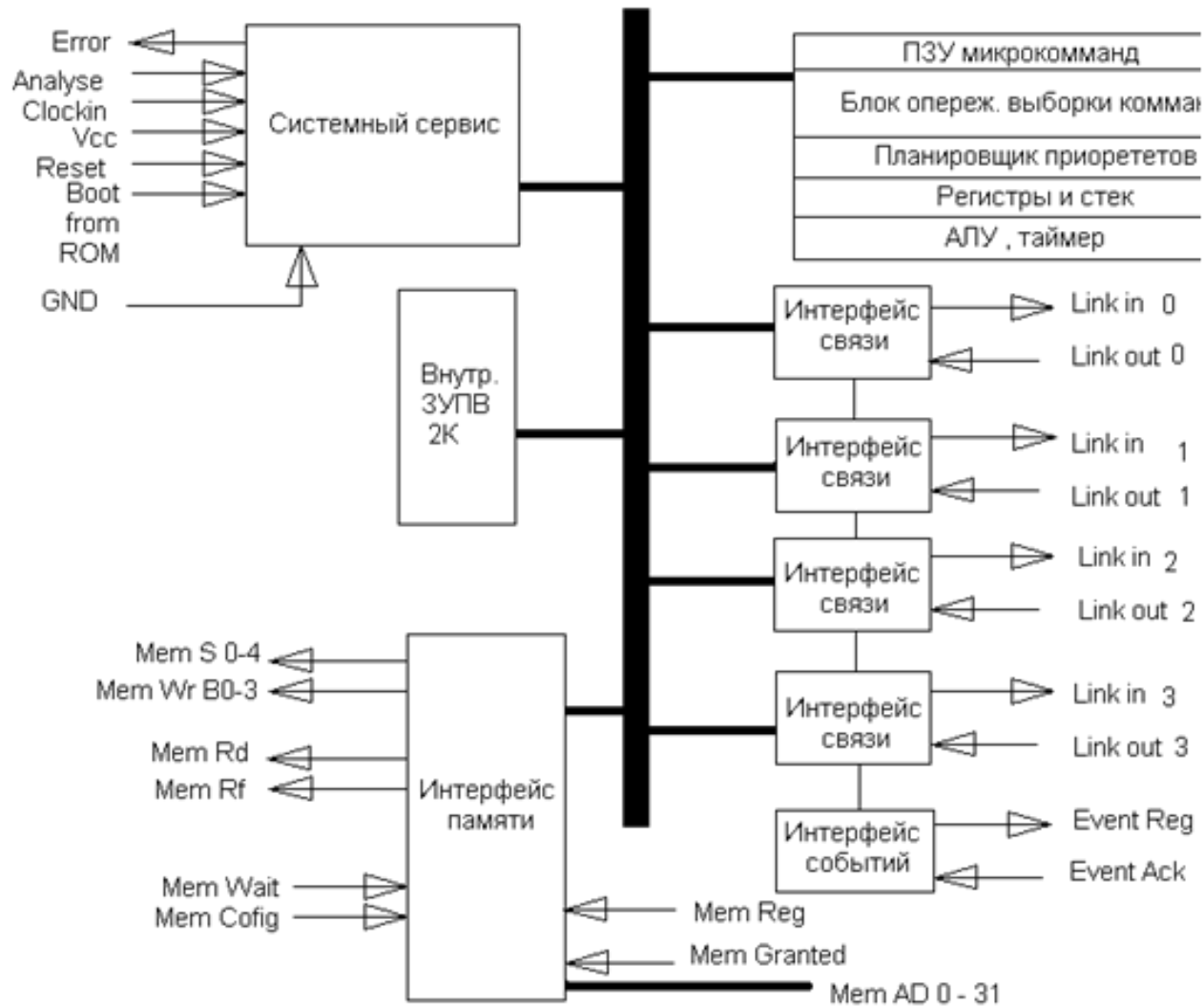
Транспьютеры используются как для построения мощных многотранспьютерных систем (сотни и тысячи транспьютеров), так и для построения акселераторов для ПЭВМ. В области акселераторов работают фирмы: INMOS (семейство плат TRAM), Microway (Biputer, Quadputer), Quintek (Fast4, Fast9, Fast17) и другие.

На следующем слайде в таблице приводятся некоторые характеристики транспьютеров.

Таблица характеристик транспьютеров

Тип транспьютера	Состав: типы АЛУ, внутренней памяти, объем	Частота синхронизации, МГц	Быстродействие	Число транзисторов, млн.
T414	АЛУ-I-32 разр. 2 Кбайт	15, 20, 10	10 Мипс	0,2
T800	АЛУ-I-32 разр. АЛУ-F-64 разр. 4 Кбайт	20, 30	30 Мипс 2,2...4,3 Мфлопс	0,3
T9000	АЛУ-I-32 разр. АЛУ-F-64 разр. 16 Кбайт	2,0 40 50	200 Мипс 25 Мфлопс	3,3

Структурная схема транспьютера Т414



Структурная схема транспьютера Т805

Т805 представляет собой 32-разрядный микропроцессор, в состав которого входят:

ЦПУ с сокращенным набором команд (RISC), имеющее быстродействие до 35 Мипс.

64-разрядный сопроцессор (FPU) плавающей арифметики с пиковой производительностью до 3,5 Мфлопс, работающий параллельно с ЦПУ.

Внутрикристалльное ОЗУ (On-chip RAM) емкостью 4Кбайт со скоростью обмена 120 Мбайт/с.

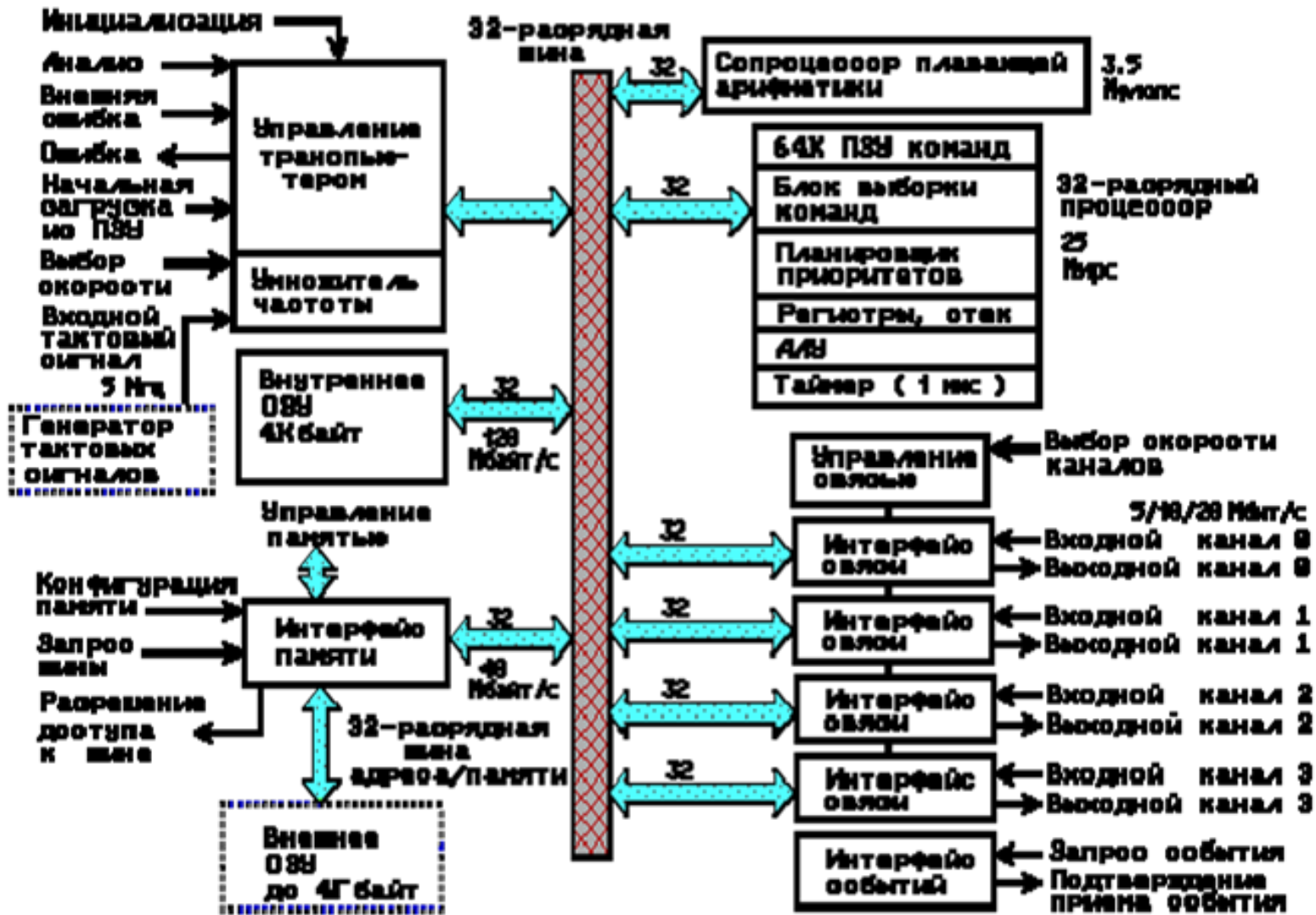
32-разрядная шина памяти, позволяющая адресовать до 4Гбайт внешней по отношению к кристаллу памяти и имеющая быстродействие 40 Мбайт/с.

Четыре последовательных двунаправленных линии связи (*Link*), обеспечивающих взаимодействие транспьютера с внешним миром, работающих параллельно с ЦПУ и имеющих скорость передачи 5/10/20 Мбит/с.

Таймер с разрешающей способностью 1 мкс.

Системные управляющие сигналы *Инициализация, Анализ, Ошибка*, управляющие загрузкой и анализом состояния транспьютера, сигнализирующие об ошибках.

Интерфейс внешних событий (*Event*), обеспечивающий асинхронную связь внутреннего процесса и внешнего события.



Технология транспьютерных модулей

Транспьютеры размещаются на **транспьютерных модулях (TRAM или TPAM)** - дочерних платах, содержащих транспьютер, ОЗУ, возможно, переключатели для выбора режимов, и интерфейс, включающий гнезда/штекеры питания, 4-х линий связи, линий внешних событий и системных управляющих сигналов. В зависимости от состава TPAM может иметь разные физические размеры, которые стандартизованы и пронумерованы. Так наименьший по размеру TPAM имеет номер 1, следующий - 2 и т.д.

TPAMы размещаются на **объединительных платах**, которые либо непосредственно включаются в некоторый компьютер (например, IMS B008 для IBM PC), либо соединенные вместе составляют сетевой компьютер (например, Parsytec GC).

Объединительные платы, подключаемые к компьютеру (вычислительные транспьютерные платы) имеют два вида:

1. *Загружаемые по линии связи* платы общего назначения, начальная загрузка которых осуществляется программой главного компьютера по линии связи, соединяющей главный компьютер и транспьютер (корневой транспьютер), специально выделенный для взаимодействия с главным компьютером (например, IMS B008 подключаемая к шине IBM PC, IMS B014 и IMS B016 - к шине VMEbus).

2. *Загружаемые из ПЗУ* платы, предназначенные для автономных, встроенных систем (например, INMOS iq платы IMS B418 и IMS B016 с автономной начальной загрузкой)

Краткая характеристика транспьютера Т9000

В семействе транспьютеров Т9000 является суперскалярным, то есть может выполнять более 1 команды за такт. Он имеет следующие особенности:

- Введен 5-ступенчатый конвейер: выборка команды, генерация адреса, выборка операнда из памяти, операция АЛУ-И/АЛУ-F, запись результата.
- В Т9000 возможно одновременное выполнение нескольких команд, как за счет конвейеризации, так и за счет распараллеливания операций на ступенях конвейера. Так, ступень 1 позволит извлечь значения двух локальных переменных, ступень 2 - вычислить два адреса, ступень 3 - извлечь два значения из памяти.
- Внутренняя память имеет объем 16 Кбайт и в зависимости от необходимости может использоваться как КЭШ или адресная память.
- Введено устройство группирования команд, которое выявляет пары параллельных инструкций в процессе исполнения программы.
- Введен блок виртуальных каналов, число которых для пользователя не ограничено. Аппаратура динамически преобразует номера виртуальных каналов в номера физических каналов. В результате введения виртуальных каналов значительно возросла загрузка физических каналов.
- В комплект Т9000 входит микросхема коммутатора IMS С104, которая имеет 32х32 неблокируемых одноразрядных линий. С104 принимает на вход линии заголовков передаваемого пакета, за 700нс по заголовку определяет точку выхода пакета, подключает этот выход и передает сообщение в темпе работы связей Т9000. Микросхема С104 позволяет строить многотранспьютерные системы практически неограниченного размера.